



技術メモ

インテル Core マイクロアーキテクチャ

技術メモ

インテル Core マイクロアーキテクチャ

1. はじめに.....	2
2. Intel Core マイクロアーキテクチャ	3
3. マイクロプロセッサの性能を左右するものは?	5
4. Intel Core マイクロアーキテクチャに投入された主要技術	6
Advanced Digital Media Boost	6
Smart Memory Access	7
Smart Cache	8
Wide Dynamic Execution	9
5. Intel Core マイクロアーキテクチャの性能について	10
6. まとめとして.....	11
参考資料	12

スケーラブルシステム株式会社では、IT 技術とHPCシステムに関する様々な調査レポートを発行しています。

ご購入の際は(Tel:03-5875-4718 E-mail:biz@sstc.co.jp)までお問い合わせ下さい。

社名、製品名などは、一般に各社の商標または登録商標です。

Copyright Scalable Systems Co., Ltd. , 2006. Unauthorized use is strictly forbidden.

無断での引用、転載を禁じます。

2006.7.15

1. はじめに

マイクロプロセッサは、現在のハイエンドコンピューティングで要求される 1)高い実行性能 2)少ない消費電力 3)マルチコア、マルチプロセッサでのスケーラビリティ 4)高い信頼性 5)64ビットアドレッシング 6)互換性 などの各要件を高いレベルで満たす必要があります。

インテルが今回発表した新しいマイクロアーキテクチャは現在のモバイル用プロセッサである Pentium Mプロセッサ以上のエネルギー効率を示し、同時に従来の全ての X86 チップを上回る性能の実現を目指したものです。このマイクロアーキテクチャについて、HPC ワークロードに対するソリューションとして、ここでその利点をまとめてみます。

現在、ノート型 PC は全ての分野において必須のツールとなっています。これは固定電話が携帯電話に通信手段が急速に移行したのと同じように、机の上に固定して利用するしかなかった PC の利用方法を変えています。ノート PC はそのモバイルのためにバッテリーでの駆動が必須であり、そのバッテリーの利用時間を最大限に保つために全てのユーザに一つの選択を課すことになっています。固定して利用するデスクトップ PC では、バッテリーの駆動時間という制約がないことから最速の実行のためにより強力なマイクロプロセッサを利用してきました。また、企業や研究所でのデータ処理やシミュレーションで利用されるサーバシステムについては専用のマシンルームや電源を用意することでさらに強力なプロセッサを大量に利用してきました。

これらのプロセッサはモバイル PC が必要としたよりコンパクトなパッケージへの対応やプロセッサ自身の発熱量の少なさ、そしてバッテリーでの長時間駆動といった点を考慮する必要はありませんでした。一方、PC やサーバには常に処理能力の向上が求められています。PC にはより高精細なグラフィックス、より良いユーザインターフェイス、インテリジェンスを持った利用環境、より高速な検索の実行などをアプリケーションの実行性能を犠牲にすることなくバックグラウンドで実行することが求められています。

サーバではより多くのメモリを利用し、多くのプロセッサを同時に利用し、より大量のデータをより短時間で処理することが求められます。これらの要求に対応するために、従来は、プロセッサの動作周波数を上げることによる処理性能の向上を計ってきましたが、この動作周波数の上昇はプロセッサ自身がより多くの電力を必要とし、同時にプロセッサの発熱という問題を引き起こしています。

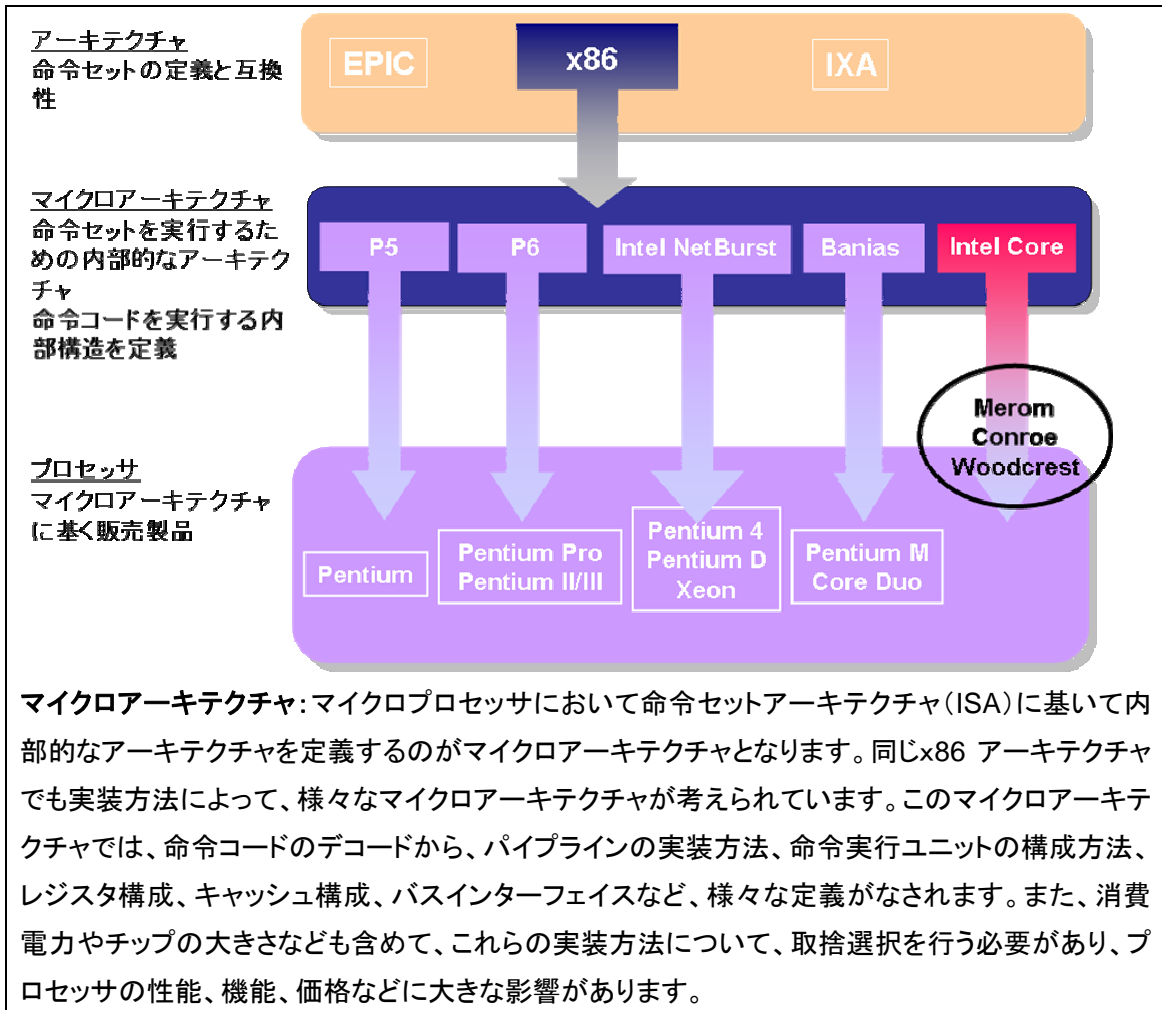
これらの問題に対応するために、既にマイクロプロセッサの開発をプロセッサのクロックの向上から複数のコアを実装し、プロセッサ上でのマルチスレッド処理により、その処理能力の向上を図ることにシフトしています。

このようなプロセッサ上のマルチコアによる処理性能の向上は既にモバイルからデスクトップ、そしてサーバで広く利用され、急速にその活用の範囲が広がっています。

2. Intel Core マイクロアーキテクチャ

インテルはこのプロセッサのマルチコア化に際して、そのコアとしてはモバイルプロセッサ、デスクトップ、サーバとそれぞれ別のプロセッサコアを利用してきました。これは、それぞれの用途に対して求められる性能と機能に対応するためには従来のマイクロプロセッサをそれぞれのコアとすることがもっとも容易でまた高い性能を実現できるためです。

モバイルではPentium Mを基本とするマイクロプロセッサにより、そのエネルギー効率(ワットあたりの処理性能)の最適化を図り、デスクトップとサーバでは Net Burst マイクロアーキテクチャと SSE (Stream SIMD Extension) によって、より高い実行性能を提供してきました。しかし現在ではデスクトップもサーバもより高いエネルギー効率が求められています。プロセッサのエネルギー効率が向上することで、プロセッサの発熱量を抑え、より静音なデスクトップ PC を作る事が可能となります。同時に、よりコンパクトなパッケージも可能となり、デスクトップシステムの自由度が大幅に向上します。サーバはより高密度での実装が可能となり、空調や電源の問題を低減し、同時にシステムのランニングコストを減らすことで、TCO の削減が可能となります。

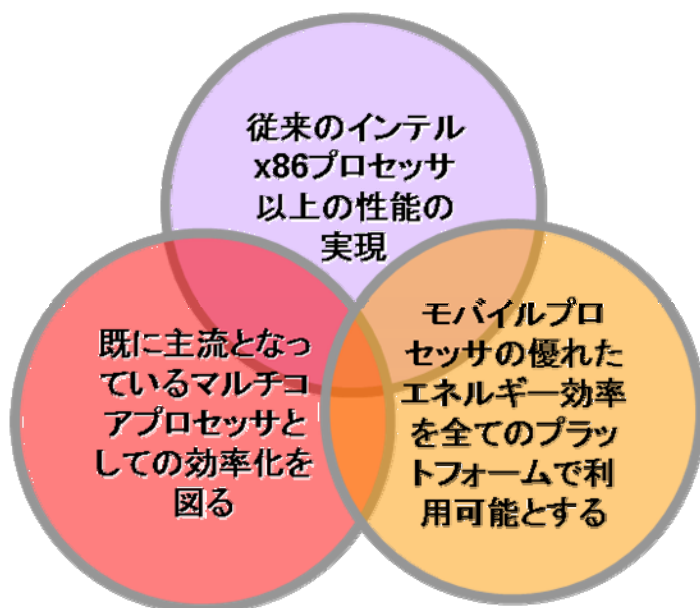


このように現在では、そのエネルギー効果の向上は必須であり、そのための革新が求められてきました。

インテルは 2005 年に、初めてのデュアルコアプロセッサを発表しました。ただ、このプロセッサは、従来の Xeon プロセッサと比較して、1)動作クロックがシングルプロセッサよりも下がった 2)消費電力が大きい 3)チップセットの制限で複数コアと複数プロセッサでのスケーラビリティに制限があった などの問題もあり、HPC プラットフォームとしては、必ずしも評価されたものではありませんでした。

インテルは、そのための新しいマイクロアーキテクチャとして、Intel Core マイクロアーキテクチャを 2005 年に発表しています。このマイクロアーキテクチャは Pentium M プロセッサが実現してきた高いエネルギー効率と Net Burst で実現した高い実行性能の双方を実現するためのマイクロアーキテクチャとなっています。

このマイクロアーキテクチャは、1)従来のインテルの x86 プロセッサ以上の性能を実現し、2)すでに主流となっているマルチコアプロセッサの効率化を図り、3)同時にモバイル用プロセッサである Pentium M 以上のエネルギー効率を同時に実現することを目指しています。



インテルは、2006 年始めに、新しいモバイル用マイクロプロセッサを発表しました。このインテル Core Duo と Core Solo プロセッサとインテル Core マイクロアーキテクチャは、その名前に示されるように何らかの関係があるのでしょうか？ Core Duo と Core Solo は Pentium M プロセッサの後継として開発されたプロセッサであり、様々な新機能と技術革新が加えられています。しかし、今回の Intel Core マイクロアーキテクチャは、この Core Duo や Core Solo では使用されていませ

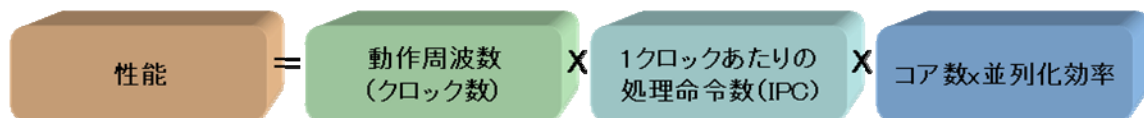
ん。Intel Core マイクロアーキテクチャはもちろん、Core Duo から派生したアーキテクチャであることは事実ですが、それを大きく越えて文字通り、次世代マイクロアーキテクチャとなるものです。

3. マイクロプロセッサの性能を左右するものは？

マイクロプロセッサの性能は何によって決まるかという問題は簡単な数式で示すことが可能なものではありません。ちょうど車のスピードがエンジンの回転数と排気量によって決まるものではないのと同じように、マイクロプロセッサの性能は、その動作クロックとクロック当りに実行される命令数の積として示されることが一般的です。

しかしクロック当りに実行される命令数は実行されるプログラムに大きく依存しますし、またその実行される命令も全てが同じ時間で終了するものではありません。また、マイクロプロセッサに命令セットの構成やその設計方式が大きく異なるため、単純にそのクロック毎の実行数で評価してもあまり意味がありません。

しかし、ここではマイクロプロセッサの性能を考える際に非常に単純な次のような式を考えてみます。



動作周波数は命令実行のパイプライン化とパイプラインの細分化によって実現されています。実際、現在までのマイクロプロセッサの性能向上は、動作クロックの向上が大きく貢献してきました。25年前に最初のマイクロプロセッサが製品化された時の 4.77MHz から現在では 3GHz を超えるまでのクロック向上は様々な技術革新によって支えられ、今日では多くの産業基盤となってきています。しかし、現在では従来と同じようなペースでプロセッサのクロック向上を図ることは半導体自身の物理的な制約とエネルギー効果とプロセッサ自身の発熱という問題によって非常に困難になっています。

動作クロックを引き上げるためのパイプラインステージを増加させ(スーパーパイプライン)、高度な分岐予測を行っても実行効率の点からも限界があることも明らかです。

マイクロプロセッサは、クロックの向上を図ると同時に 1 クロックでより多くの命令を並列に実行することによって、その性能を向上させることも同時に目指してきました。そのためにマイクロプロセッサの内部は複数の命令実行を可能とするための様々な工夫と複雑な制御がなされています。

複数の命令を同時に実行するには、プログラムの実行に際してその実行のための命令の並列性をソフトウェアとハードウェアによって自動判別してプログラムに書かれた(プログラムの記述は一

般には逐次的)順序を無視して逐次、実行と結果に矛盾がないことを保障しながら実行することになります。

このための技術としては、スーパースカラ、分岐予測、投機実行、SIMD 命令などが現在のマイクロプロセッサでは活用されています。

シングルコアのプロセッサでは、この式の最後の項目が1となりますが、現在のマイクロプロセッサではもう少し複雑になります。先にも示したように、現在では 1 つの物理プロセッサ上に複数の実行コアを実装するのが一般的になりつつあります。したがって、プロセッサの性能向上ではこのマルチコアの効率的な利用が必須となります。

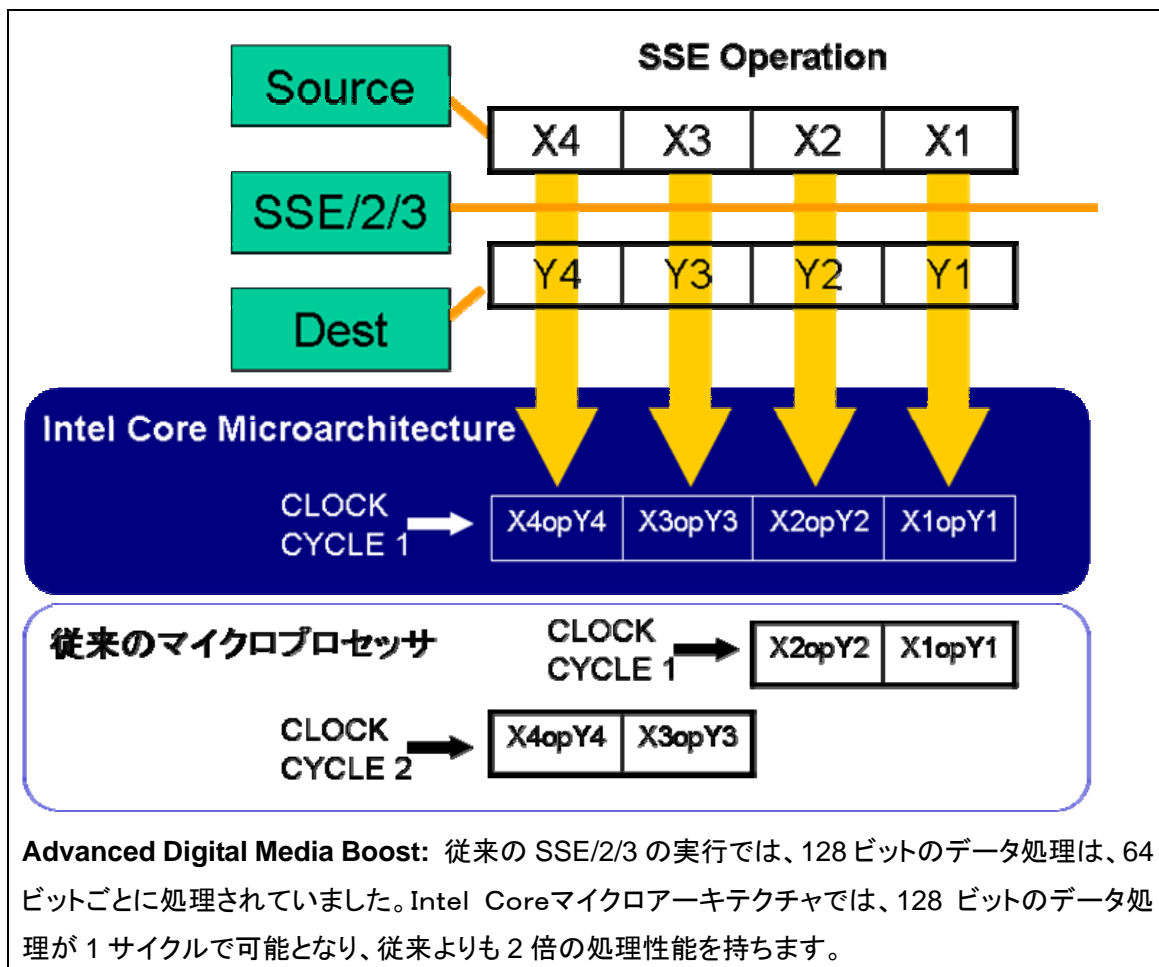
ただし、複数のコアを同時に利用した場合、それらのコアをプロセッサ上の共有リソースを相互に取り合ったり、また、相互の実行時の同期や排他制御のためのオーバーヘッドが必要となります。そのため、マルチコアでの性能向上はコア数に実行効率を乗じたものになります。実行効率も当然、プロセッサ、チップセット、オペレーティングシステム、プログラミングモデル、そして実行するプログラム自身に依存しますが、その効率をできるだけ高めることを目的として様々な面での改善の努力がなされています。

4. Intel Core マイクロアーキテクチャに投入された主要技術

Intel Core マイクロアーキテクチャでは動作クロックによる性能向上よりも、より高い IPC を実現し、マルチコアでの実行効率の向上を図ることにより注力した設計となっています。

Advanced Digital Media Boost

Intel Core マイクロアーキテクチャでは、従来のインテルマイクロアーキテクチャと比較しても実行ユニットの強化が大幅になされています。実行ユニットが強化され、より多くの命令が 1 クロックで実行可能となっています。



整数演算での 1 クロックでの命令実行効率は、特に従来のプロセッサを大きく上回ります。また、浮動小数点演算と SSE に関しても強化されています。完全にパイプライン化された SSE は、128 ビット演算を 1 クロックで実行可能です。これは従来の Pentium4 の SSE ユニットでは、2 サイクルで 128 ビット演算を行っていた場合と比較してその実行性能は大幅に向上し、数値シミュレーションで一般的な倍精度浮動小数点演算では、Pentium4 ではサイクル当り、2 つの倍精度浮動小数点演算を行っていたのに対し、Intel Core マイクロアーキテクチャでは、4 つの倍精度浮動小数点演算が可能となります。

この高い SSE での演算性能の向上は、マルチメディア関連のアプリケーションの性能向上に大きく寄与しますが、同時にこの SSE の高い演算性能はコンパイラによる自動ベクトル化によって、数値シミュレーションやエンジニアリングアプリケーション、画像処理などの分野でも利用可能となっています。

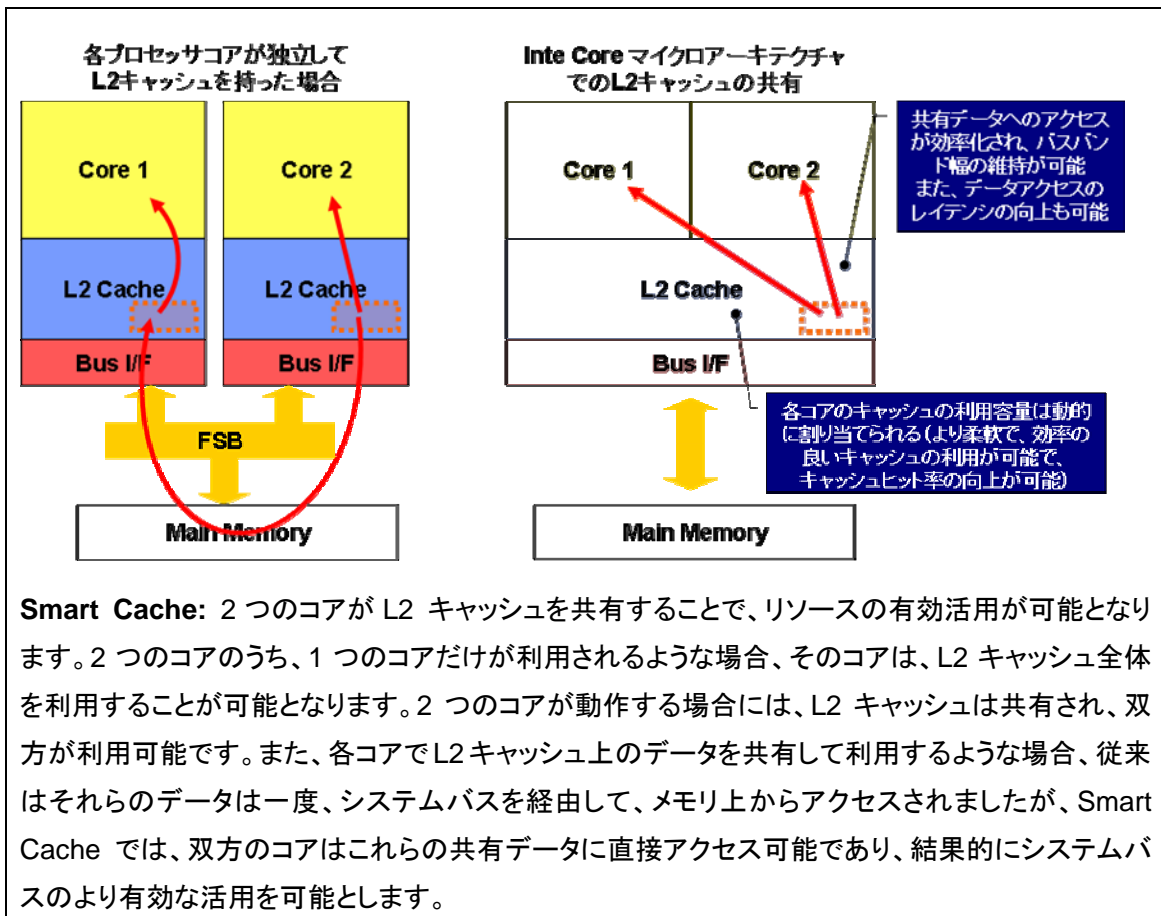
Smart Memory Access

プロセッサがその性能を十分に発揮するためには、メモリステムが非常に重要となります。特に、

Out-of-Order で実行されるプロセッサにおいては、ロードとストアの順序は、Out-of-Order での命令実行を制限するものとなります。Intel Core マイクロアーキテクチャでは、このロードとストアに関して、データとロードストアに関する動作予測を行い、アドレスが未定のストア命令の完了前にロードを実行することを可能とします。これによって、より高い並列の命令実行とロードとストアの命令実行頻度の違いによるプロセッサリソースの無駄を減らすことが可能となります。

Smart Cache

マルチコアの効率的な活用のため、Intel Core マイクロアーキテクチャでは、L2 キャッシュをコアが共有するアーキテクチャになっています。この L2 キャッシュの共有によって、各コアが共有する必要のあるデータのより効率的な利用が可能となります。また、コアでキャッシュを共有することで、マルチプロセッサ構成の 4 プロセッサ間でのキャッシュ・コヒレンシの維持がより容易になります。各コアが必要とする L2 キャッシュのサイズが異なる場合、共有された L2 キャッシュはより効率的に利用することも可能となります。



このようなプロセッサの設計は、CMPC (Chip Multi-Processing) と呼ばれ、コヒレンシのためのス

ヌーピングを劇的に減らし、同時にメモリとバスバンド幅の向上に大きく寄与します。

このような点での改善が求められるのは、複数のプロセッサ(複数のソケット)を搭載するサーバやワークステーションでは非常に重要になります。また、サーバやワークステーションでは、マルチスレッド対応のアプリケーションの利用がより一般であり、そのようなマルチスレッドアプリケーションでは、Intel Core マイクロアーキテクチャがサポートする双方のコアの L1 キャッシュ間でのデータの直接転送が可能なことは性能面での大きな利点となります。

Wide Dynamic Execution

Intel Core マイクロアーキテクチャでは、命令フェッチ、命令デコード、命令実行の全てのステージでの同時実行の強化を図っています。従来の Net Burst も Pentium M も様々なテクノロジーによって同時実行の強化を図ってきましたが、Intel Core マイクロアーキテクチャでは、これらのプロセッサで開発されたテクノロジーを更に進化させることで、更に高い並列度を実現しています。インテルは、x86 命令を macro-op と呼び、この macro-op をデコードした命部命令を micro-op と呼んでいます。今回の Intel Core マイクロアーキテクチャでは、macro-op フュージョンと呼ぶ技術によって 2 つの macro-op を 1 つの micro-op で実行することを可能としています。

x86 の比較テスト命令とそれに続く、ジャンプ命令は 1 つの micro-op で処理されます。一般のプログラムでは、if-then-else 構文が多用されることから、この macro-op フュージョンが利用される頻度は高いものとなります。macro-op フュージョンは、micro-op の数を減らすことで実行に必要とする命令数を減らし、性能を向上させるだけでなく、Out-of-Order の実行に際してより多くの並列実行の可能性を見つけることを可能とします。Pentium M で実装されている micro-op フュージョンとも同じように、これは命令実行の効率化を大幅に図ることを可能とします。

以上に示した Intel Core マイクロアーキテクチャの特徴は、主に性能向上を図るためのものです。これによって、従来の Net Burst マイクロアーキテクチャの非常に高い動作クロックで動作する Pentium4 や Xeon プロセッサよりも高い性能をより低い動作クロックでも実現しています。同時に Intel Core マイクロアーキテクチャでは、モバイル用の Pentium M プロセッサが提供する優れたエネルギー効率を実現し、また、Pentium M にはなかったいくつかの省電力とエネルギー効率の最適化機能がサポートされています。Intel Core マイクロアーキテクチャは、モバイル用に開発されただけでなく、デスクトップと様々なサーバ用途(ラックマウント、ブレード)に利用されます。そのために、単に省電力化を図るだけでなく、プロセッサの利用状況とプロセッサの物理状態(温度など)を判断し、そのプロセッサの動作のコントロールを行うこととなります。

Intel Core マイクロアーキテクチャは、動作クロックについては、従来の Net Burst マイクロアーキテクチャのような高い動作クロックを目指してはませんが、IPC の向上を図って、様々な改良と強化が図られています。これらの強化はプロセッサ上のロジックを複雑にし、より多くのトランジスタを必要とします。これらのロジックはアプリケーションによっては利用されない場合もあり(例えば、

整数演算だけが実行されるような場合)には、必要としない実行ユニットやバスが存在します。そのような場合、それらの部分を off にすることで、エネルギー効率を上げることも可能となります。

5. Intel Core マイクロアーキテクチャの性能について

Intel Core マイクロアーキテクチャの発表に際して、インテルはこのマイクロアーキテクチャに関する性能を従来の主力製品に対する相対性能として示しました。Merom(モバイル)プロセッサは、Yonah(Intel Core Duo)に対して 40%、Conroe(デスクトップ)は 40%、Woodcrest は Daxville DP(サーバ)に対して、80%という数値が示されています¹。Intel Core マイクロアーキテクチャによる最初の製品であるインテル Xeon プロセッサ 5100 番台(開発コード名:Woodcrest)の製品発表時(2006年6月)には、更に多くの性能データが公開されており、その性能に関する従来製品との比較も行われています。(<http://www.intelstartyourengines.com/>)

これらの数値は、特定のベンチマークを対象とした数値であり、ワークロードによって大きく変わる可能性があります。また今回の大きなマイクロアーキテクチャの変更はコンパイラやプログラミングの改善で大きな性能向上の余地をもたらしました。100%のバイナリの互換性を保ちながら、最新のコンパイラテクノロジーで再コンパイルすることで最高の性能を得ることが可能となります。

今後、Intel Core マイクロアーキテクチャをベースとした製品版のマイクロプロセッサの性能評価が大きな注目を受けることは明らかであり、IPC とマルチコアでの効率がどのようなレベルで改善されるかを報告できるでしょう。消費電力を発熱量はデスクトップとサーバについては間違いなく、30-40%、またはそれ以上での比率で改善されることとなります。

これらによって現在の製品と比較して performance/watts での比較では本当の意味での劇的な改善が図られます。実行性能に関しては、シングルコアでも、従来のシングルプロセッサ構成のプロセッサよりも高い性能を示し、同時にマルチコアでのスケーラビリティも大幅に向上しています。その意味では、今回、発表するプロセッサは、ハイエンドコンピューティング向けとして、そのデュアルコアプロセッサとして評価に耐えうるものとなっています。

歴史的には、非常に長い期間、プロセッサの動作周波数が、性能の尺度をして位置づけられ、同時に、より高い動作周波数も市場の要求であったことも事実です。そのような時代では、マイクロプロセッサは、動作周波数の数値だけが議論され、HPC アプリケーションの動作や性能は、動作周波数に大きな比重が置かれて、議論されてきました。しかし、マイクロプロセッサが、ベクトル化やマルチスレッドを活用した複数のコアを実装するデュアルコアやマルチコアプロセッサが主流と

¹ Merom、Conroe、Woodcrest はそれぞれのプロセッサの開発コード名であり、順次製品化される際には、製品名が付けられています。ここでは、Intel Core アーキテクチャの発表時の呼称のため、この記述を使っています。

なりつつある現在、マイクロプロセッサは、動作周波数以外での高速化とその効率とチップセット及びプラットフォームとしての周辺技術が、HPC アプリケーションの利用技術のやワークロードに対するより高い処理性能の実現のために今後、ますます重要になります。従って、マイクロプロセッサの性能については、プラットフォームとしての性能を評価する必要があります。プラットフォームの性能としての評価と考察は、「[サーバプラットフォームの革新とその価値](#)」という技術レポートでご紹介しております。

6. まとめとして

10GHz を超える動作クロックを目指して開発された Net Burst アーキテクチャは、市場が求めるプロセッサとしては、そのエネルギー効率の点で大きな壁にぶつかっていました。ここ数年のインテルのマイクロプロセッサのロードマップの変更はある意味、市場が求めるマイクロプロセッサを模索してきた結果でるともいえます。今回の Intel Core マイクロアーキテクチャによって、今後の方向性はより明確になります。今回の Intel Core マイクロアーキテクチャをベースとして更なる技術革新を目指すことが可能となり、そのための基盤が確立されたことが最も重要であると思われる。

現在のインテル Xeon プロセッサ 5100 番台 (Woodcrest) は、高い実行性能だけでなく、その消費電力も従来の製品と比較して、劇的に改善しています。実際、実行性能/Watts の対比では、従来製品よりも3倍以上の向上が得られた事例もあります。このような高いエネルギー効率は、システムを構築する上で、よりコンパクトな筐体の利用や設置スペースの削減、設置環境の柔軟性などのメリットをもたらします。インテルの最初のデュアルコアプロセッサは、シングルコアのプロセッサよりも、シングルスレッドでの性能が低下し、また、スケーラビリティに問題がありました。

インテルのサーバロードマップは、ユーザに取って、必ずしも満足の出来るものではありませんでした。プロセッサの安定性やソフトウェア、また、多くの実績によって、インテルプロセッサは、サーバプロセッサとして、非常に価値の高い製品であることは間違いないとしても、より高いエネルギー効率が求められ、また、競合他社製に対するデュアルコアでのスケーラビリティでの劣勢は、多くのマーケット、特にテクニカルコンピューティングの分野では、致命的ではないとしても、多くの問題を抱えることになりました。

Intel Core マイクロアーキテクチャによるマイクロプロセッサの製品化では、同一アーキテクチャによるプロセッサコアを利用し、ハイエンドシステムからモバイルまでカバーすることを可能とし、同時に従来の製品よりも優れたエネルギー効率と実行性能の実現を目指したものとなっています。その目標を実現出来たことは多くの性能データが証明しています。これからのインテルのプロセッサロードマップの起点としてのマイクロプロセッサとして評価できるようになったと言えるのではないのでしょうか。

参考資料

Technology@Intel Magazine

Inside Intel® Core™ Microarchitecture: Setting New Standards for Energy-Efficient Performance

Ofri Wechsler

Intel Fellow

Mobility Group Director

Mobility Microprocessor

Intel Web site: www.intel.com

Intel Core Duo processors

Intel Platforms

Intel Multi-Core

Intel Architectural

Innovation Energy-Efficient Performance

Technology & Research